

८३

—

—

•

I: operating command/target speed/acceleration A. II: motor

—

2

⋮

```

graph TD
    Start([Start]) --> Key{KEY}
    Key -- YES --> Out[OUT]
    Key -- NO --> A1{A1}
    A1 -- YES --> A2[A2]
    A1 -- NO --> MALT[MALT]
    MALT --> A5{A5}
    A5 -- YES --> A6[A6]
    A5 -- NO --> A3{A3}
    A3 -- YES --> A4[A4]
    A3 -- NO --> SP[SP]
    A6 --> RET([RET])
    A4 --> RET
    SP --> RET
  
```

1: service macro part, 2: interrupting service macro part,
5: register recovering SP setting, 31: presence of task
in READY or RUN state, 33: designation of clock of TDB,
41,45: operation by high speed clock at present, 43: operation
by low speed clock at present

4

21

5

6.

4: cooling water supplying means, 12: cooling means

(19) 日本國特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-257010

(43)公開日 平成4年(1992)9月11日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 1/06				
9/22	3 4 0 A	9193-5B		
9/30	3 3 0 B	9189-5B		
9/46	3 4 0 B	8120-5B		
		7368-5B		
			G 0 6 F 1/ 04	3 1 0 A
			審査請求	未請求 請求項の数 2 (全 5 頁)

(21)出願番号 特願平3-39196

(22) 出願日 平成3年(1991)2月8日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(71)出版人 390000974

日本電気移動通信株式会社

神奈川県横浜市港北区新横浜2丁目15番12号

(72) 兎明者 井出 基樹

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 甲斐 敏治

神奈川県横浜市港北区新横浜二丁目15番12号 日本電気移動通信株式会社内

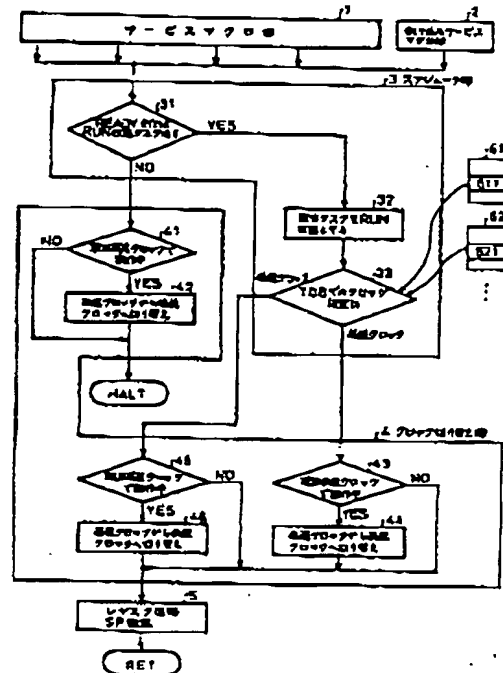
(74) 代理人 弁理士 境 廣巳

(54)【発明の名称】 システムクロック切り替え機構

(S7) 【要約】

【目的】 2系のCPUシステムクロックを持つマイクロプロセッサの消費電力とCPUノイズとを一層低減する。

【構成】 タスク a, b の TDB 6 1, 6 2 には高速クロック、低速クロックを指定したシステムクロック指定情報 6 1 1, 6 2 1 が保持されている。マイクロプロセッサのリアルタイム OS のクロック切り替え部 4 は READY 状態又は RUN 状態のタスクが存在しない場合、システムクロックを低速クロックへ切り替えている (4 2)。リアルタイム OS のスケジューラ部 3 はタスク b を RUN 状態にすると (3 2)、タスク b に対応する TDB 6 2 のシステムクロック指定情報 6 1 1 を参照して低速クロックへの切り替えを要求し、これにตอบสนองしてクロック切り替え部 4 はシステムクロックを低速クロックへ切り替える (4 6)。同様にしてタスク a の RUN 時、システムクロックは高速クロックに切り替えられる (4 4)。



(2)

特開平4-257010

【特許請求の範囲】

【請求項1】 複数のシステムクロックを有するマイクロプロセッサにおけるシステムクロック切り替え機構において、各タスク毎のシステムクロック指定情報を保持する記憶手段と、該記憶手段に保持されたシステムクロック指定情報を参照してRUN状態のタスクがそのタスクに対応するシステムクロック指定情報で指定されたシステムクロックの下で動作するようにシステムクロックの切り替えを行うクロック切り替え手段とを備えたことを特徴とするシステムクロック切り替え機構。

【請求項2】 前記クロック切り替え手段は、READY状態またはRUN状態のタスクが存在しない場合にはシステムクロックを前記複数のシステムクロックのうちの最も低速のシステムクロックに切り替える請求項1記載のシステムクロック切り替え機構。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、速度の異なる複数のシステムクロック（CPUシステムクロック）を有するマイクロプロセッサにおけるシステムクロック切り替え機構に関するものである。

【0002】

【従来の技術】 マイクロプロセッサの一種に、クロック周波数の低い、低速なシステムクロック（以下低速クロックと称す）と、クロック周波数の高い、高速なシステムクロック（以下高速クロックと称す）との2系のシステムクロックを持ち、且つ、その切り替えをリアルタイムオペレーティングシステム（以下、リアルタイムOSと称す）で行えるようにしたマイクロプロセッサが提案されている。

【0003】 図2はそのようなマイクロプロセッサにおいて従来採用されていたリアルタイムOSの構成例を示す。同図において、1はサービスマクロ部であり、WAITマクロ処理11、POSTマクロ処理12、EXITマクロ処理13、CUTマクロ処理14等の如きマクロ処理を司る。また、2は割り込みサービスマクロ部であり、ハードウェア割り込み等にかかる割り込み処理21を司る。更に、3'はスケジューラ部、4'はクロック切り替え部である。

【0004】 スケジューラ部3'は、READY状態またはRUN状態のタスク（ユーザタスク）が存在するかどうかを処理31で判定し、存在しない場合（31でNO）、クロック切り替え部4'に対し低速クロックへの切り替えを要求する。これにตอบสนองしてクロック切り替え部4'は現在高速クロックで動作中ならば（41でYES）、システムクロックを高速クロックから低速クロックへ切り替える（42）。この後、当該マイクロプロセッサはHALT状態となる。

【0005】 また、スケジューラ部3'は、READY状態またはRUN状態のタスクが存在することを認識し

た場合（31でYES）、該当するタスクをRUN状態とした時点で（32）、クロック切り替え部4'に対し高速クロックへの切り替えを要求する。これにตอบสนองしてクロック切り替え部4'は現在低速クロックで動作中ならば（43でYES）、システムクロックを低速クロックから高速クロックへ切り替える（44）。その後、リアルタイムOSはレジスタの復帰、SP（スタックポインタ）の設定等を行い（5）、リターンする。

【0006】 従って、READY状態またはRUN状態のタスクが存在せず当該マイクロプロセッサがHALT状態になっている場合には、クロック切り替え部4'の処理41、42によってシステムクロックが低速クロック側に切り替えられているので、当該マイクロプロセッサの消費電力が抑えられると共にそれから発生するノイズ（所謂CPUノイズ）が低減される。また、HALT状態において、例えばハードウェア割り込みによりリアルタイムOSの割り込みサービスマクロ部2が実行されて或るタスクがREADY状態にされると、スケジューラ部3'の処理32でそのタスクがRUN状態にされた時点でクロック切り替え部4'の処理43、44によりシステムクロックが高速クロックに切り替えられるので、タスクを高速に動作させることが可能となる。

【0007】

【発明が解決しようとする課題】 従来は上述したようにシステムクロックの切り替えを行うことにより、マイクロプロセッサの低消費電力化とCPUノイズの低減とを試みていたが、タスクのRUN時には常に高速クロックが使用されるため、その効果には限りがあった。

【0008】 そこで本発明の目的は、マイクロプロセッサのタスクRUN時の消費電力とCPUノイズとを低減することができるシステムクロック切り替え機構を提供することにある。

【0009】

【課題を解決するための手段】 マイクロプロセッサ上で動作するタスクのうちには、高速で動作する必要のあるタスクばかりでなく、低速で動作しても支障のないタスクも存在する。この後者のタスクの場合、低速クロックの下で動作させれば、それだけマイクロプロセッサの低消費電力化とCPUノイズの低減とが促進されることになる。それには、各タスク毎にシステムクロックの指定を可能にする必要がある。

【0010】 本発明はこのような点に着目して為されたものであり、複数のシステムクロックを有するマイクロプロセッサにおけるシステムクロック切り替え機構において、各タスク毎のシステムクロック指定情報を保持する記憶手段と、この記憶手段に保持されたシステムクロック指定情報を参照してRUN状態のタスクがそのタスクに対応するシステムクロック指定情報で指定されたシステムクロックの下で動作するようにシステムクロックの切り替えを行うクロック切り替え手段とを備えてい

(3)

特開平4-257010

る。

【0011】また、前記クロック切り替え手段は、READY状態またはRUN状態のタスクが存在しない場合にはシステムクロックを前記複数のシステムクロックのうちの最も低速のシステムクロックに切り替える構成を有している。

【0012】

【作用】本発明のシステムクロック切り替え機構においては、TDB (TASK DEFINE BLOCK) 等の記憶手段が各タスク毎のシステムクロック指定情報を保持している。READY状態またはRUN状態のタスクが存在しない場合、クロック切り替え手段がシステムクロックを複数のシステムクロックのうちの最も低速のシステムクロックに切り替えるが、或るタスクがRUN状態となった場合には、そのタスクに対応するTDB等の記憶手段に保持されているシステムクロック指定情報が指定するシステムクロックの下で動作するようにシステムクロックの切り替えを行う。

【0013】

【実施例】次に、本発明の実施例について図面を参照して詳細に説明する。図1は本発明の一実施例のシステムクロック切り替え機構を備えたリアルタイムOSの構成例を示す。

【0014】同図において、1はサービスマクロ部、2は割り込みサービスマクロ部、5はレジスタの復帰等を行う処理部であり、これらは図2で説明したものと同一構成を有する。また、3はスケジューラ部、4はクロック切り替え部、61、62はTDB、611、621はTDB61、62に設定されたシステムクロック指定情報である。ここで、TDB61は当該リアルタイムOSを有するマイクロプロセッサ上で実行されるタスクaに対応し、そのシステムクロック指定情報611は高速クロックを指定しており、TDB62は別のタスクbに対応し、そのシステムクロック指定情報621は低速クロックを指定しているものとする。

【0015】スケジューラ部3は、READY状態またはRUN状態のタスク（ユーザタスク）が存在するか否かを処理31で判定し、存在しない場合（31でNO）、クロック切り替え部4に対し低速クロックへの切り替えを要求する。これにตอบสนองしてクロック切り替え部4は、現在高速クロックで動作中ならば（41でYES）、システムクロックを高速クロックから低速クロックへ切り替える（42）。この後、当該マイクロプロセッサはHALT状態となる。

【0016】また、スケジューラ部3は、処理31でYESと判定した場合、RUN状態にすべきタスクが存在するときは該当するタスクをRUN状態とする（32）。そして、そのRUN状態としたタスクのTDB中のシステムクロック指定情報を参照し、低速クロックを指定していれば、クロック切り替え部4に対し低速クロ

ックへの切り替えを要求し、高速クロックを指定していれば、クロック切り替え部4に対し高速クロックへの切り替えを要求する（33）。

【0017】クロック切り替え部4は、スケジューラ部3の処理33から低速クロックへの切り替えが要求されると、現在高速クロックで動作中ならば（45でYES）、システムクロックを高速クロックから低速クロックへ切り替える（46）。また、スケジューラ部3の処理33から高速クロックへの切り替えが要求されると、現在低速クロックで動作中ならば（43でYES）、システムクロックを低速クロックから高速クロックへ切り替える（44）。そして、何れの場合もリアルタイムOSはレジスタの復帰等の処理5を行い、リターンする。

【0018】従って、READY状態またはRUN状態のタスクが存在せず当該マイクロプロセッサがHALT状態になっている場合には、クロック切り替え部4の処理41、42によってシステムクロックが低速クロック側に切り替えられているので、当該マイクロプロセッサの消費電力が抑えられると共にそれから発生するCPUノイズも抑えられる。

【0019】また、HALT状態において、例えばハードウェア割り込みによりリアルタイムOSの割り込みサービスマクロ部2が実行され、例えばタスクaがWAIT解除されるPOSTが発行されたとする。このときは、タスクaがREADY状態を経てスケジューラ部3の処理32によりRUN状態とされ、処理33でTDB61のシステムクロック指定情報611が参照されてクロック切り替え部4に対し高速クロックへの切り替えが要求され、クロック切り替え部4の処理44によりシステムクロックが高速クロックへ切り替えられた後に、タスクaに制御が渡されることになる。

【0020】逆に、HALT状態においてタスクbがREADY状態となり、それに制御を渡すときには、TDB62のシステムクロック指定情報621が参照されてスケジューラ部3からクロック切り替え部4に対し低速クロックへの切り替え要求が出され、クロック切り替え部4では現在低速クロックで動作中であることから処理45より処理5へ移行する。よって、タスクbは低速クロックの下で動作する。勿論、タスクbに制御を渡す際に高速クロックで動作中であれば、クロック切り替え部4の処理46により低速クロックへの切り替えが行われる。

【0021】

【発明の効果】以上説明したように、本発明のシステムクロック切り替え機構によれば、TDB等の記憶手段に保持せしめるシステムクロック指定情報によって各タスク毎にシステムクロックの指定が行える。従って、低速で動作しても支障のないタスクのTDB等に低速クロックを使用する旨のシステムクロック指定情報を設定しておけば、そのタスクは低速クロックの下で動作すること

(4)

持開平 4-257010

5

6

になり、それだけマイクロプロセッサの低消費電力化とCPUノイズの低減とが促進される。

【図面の簡単な説明】

【図１】本発明の一実施例のシステムクロック切り替え機構を備えたリアルタイムＯＳの構成例を示す図である。

【図2】システムクロック切り替え機構を備えたリアル

タイムOSの従来の構成例を示す図である。

【符号の説明】

1…サービスマクロ部

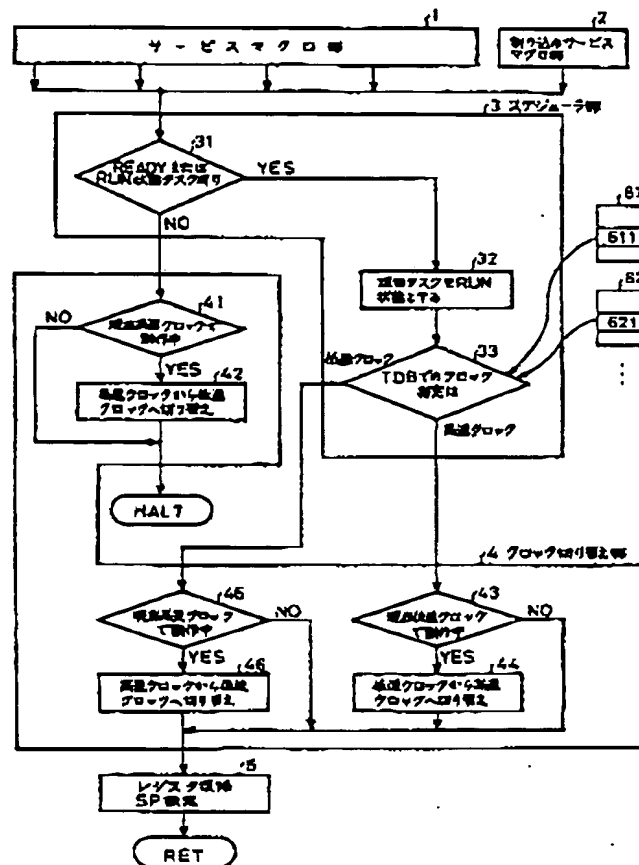
2…割り込みサービスマクロ部

3…スケジューラ部

4…クロック切り替え部

61. 62...TDB

【圖 1】



(5)

特開平4-257010

【図2】

